Halbleitertechnik: Chiplet-Integration, Photonik und Speicher

Artikel vom **6. November 2026**
Komponenten und Zubehör für Messmaschinen, Mess- und Prüfeinrichtungen

Fraunhofer IPMS zeigt auf der SEMICON Europa 2026 Technologien für die Halbleiterindustrie: heterogene Integration, 2,5D-Interposer, quasi-monolithische Integration, integrierte Photonik und ferroelektrische Speicher für energieeffiziente Elektronik.



Reinraum am Fraunhofer IPMS. (Bild: Fraunhofer IPMS)

Das Fraunhofer IPMS stellt auf der SEMICON Europa 2026 in München aktuelle Forschungsergebnisse und technologische Entwicklungen für die Halbleiterindustrie vor. Im Mittelpunkt stehen Ansätze, die unterschiedliche Technologien integrieren, den Energieverbrauch elektronischer Systeme senken und die Leistungsfähigkeit künftiger Anwendungen steigern sollen. Das Spektrum reicht von Fertigungs- und Integrationsprozessen bis zu Bauelementen und Systemtechnologien. Eingebunden sind

Arbeiten aus den europäischen Pilotlinien »APECS« und »FAMES«. **Heterogene Integration auf Wafer-Ebene** »APECS« steht für »Advanced Packaging and Heterogeneous Integration for Electronic Components and Systems«. Die europäische Pilotlinie ist Teil der Initiative »Chips for Europe« im Rahmen des EU Chips Act. Ziel ist ein industrienaher Zugang zu Technologien für Advanced Packaging und heterogene Integration. Dabei werden Chiplets, Speicher, Sensoren oder photonische Bauelemente zu kompakten Gesamtsystemen zusammengeführt. Ein Schwerpunkt ist die 2,5D-Integration. Hier werden mehrere Chiplets nebeneinander auf einem Interposer angeordnet, der als hochdichte Verbindungsebene dient. So lassen sich Funktionen mit hohem Datenaustausch, etwa Sensorik und Speicher, in getrennten Chiplets unterschiedlicher Technologien fertigen und dennoch eng koppeln. Anders als bei der 3D-Integration werden die Komponenten nicht vertikal gestapelt, sondern nebeneinander platziert. Entwickelt werden dafür Prozess- und Integrationstechnologien auf 200-mm- und 300-mm-Wafern. Mit der quasi-monolithischen Integration, kurz »QMI«, verfolgt das Institut einen weiteren Ansatz für die Chiplet-Integration. Chiplets werden in strukturierte Aussparungen eines Siliziumwafers eingebettet, sogenannte Pockets. Danach wird die Oberfläche planarisiert und für die Verdrahtung auf Waferebene vorbereitet. Im Rahmen der Pilotlinie wurde gezeigt, dass sich Chiplets auf diese Weise in einen Siliziumwafer integrieren lassen. **Photonik und ferroelektrische Speicher** Für integrierte photonische Systeme entwickelt das Institut elektrooptische Bauelemente und CMOS-kompatible Fertigungstechnologien auf 200-mm- und 300-mm-Wafern. Eine zentrale Basis ist die Siliziumnitrid-Wellenleiterplattform »SiN«. Sie ist für beide Wafergrößen verfügbar und weist geringe optische Verluste über ein breites Wellenlängenspektrum vom sichtbaren bis in den mittleren Infrarotbereich auf. Damit lassen sich photonische Schaltkreise für Biosensorik, Photonic Computing, Quantentechnologien und hybride Integration mit aktiven Bauelementen realisieren. Zum Pilotlinienangebot gehören außerdem ferroelektrische Speichertechnologien auf Basis von Hafniumoxid. Das Portfolio umfasst nichtflüchtige »FRAM«- und »FeFET«-Technologien inklusive Referenzdesigns für eingebettete Datenspeicher und KI-Beschleunigerschaltungen. Die Speicher arbeiten mit Betriebsspannungen unter einem Volt und erreichen Schaltzeiten im Nanosekundenbereich. Sie verbinden nichtflüchtige Speicherung mit hoher Zyklenfestigkeit und Zuverlässigkeit. Einsatzfelder sind eingebettete Anwendungen, intelligente Sensorsysteme und Edge-Computing-Lösungen mit geringem Energiebedarf. **Messeauftritt und Pilotlinien** Externe Partner und Interessenten erhalten Zugang zu den Technologieplattformen einschließlich Designzugriff. Eigene Schaltungsentwürfe und Teststrukturen können platziert, gefertigt und für anwendungsspezifische Lösungen oder Demonstratoren evaluiert werden. Die Unterstützung reicht von der Designanpassung über die Fertigung bis zur elektrischen Charakterisierung der Bauelemente. Die gezeigten Arbeiten verdeutlichen die Breite der verfügbaren Technologie- und Fertigungskompetenzen: von neuen Materialien und Bauelementen über Fertigungsprozesse auf 200-mm- und 300-mm-Wafern bis zur Integration heterogener Systeme. Besucherinnen und Besucher finden den Messeauftritt vom 10. bis 13. November 2026 in Halle B1 am Gemeinschaftsstand mit Silicon Saxony B1 221. Gesprächstermine können vorab über die Webseite vereinbart werden.

Hersteller aus dieser Kategorie

© 2025 Kuhn Fachverlag